

[54] Title of the Invention: Integrated Multiple Component  
[12] Japanese Patent Publication No: S59-24534  
[24][44] Published: June 9, 1984  
[21] Application No: S54-109061  
[22] Filing Date: August 29, 1979  
[72] Inventors: M. Takaya, T. Takahashi, T. Ikeda  
[71] Applicant: TDK Corporation  
[51] Int.Cl.: H 01 G 4/40  
                  H 01 F 15/00  
                  H 05 K 1/16

[What Is Claimed]

1. With an integrated element comprising at least two layers of conductors for capacitor with a thin plate like printed dielectric sandwiched therebetween and a conductor for coil wound around a thin plate like printed ferrite material, an integrated multiple component is characterized by:  
said conductor for coil prepared by forming a printed conductor pattern corresponding to about a half turn of coil on each respective layer of said printed ferrite magnetic material;  
ends of respective conductor patterns put together by overlaying one end on another via edges of respective layers of said printed ferrite magnetic material;  
said integrated element sintered in one-piece; and  
said conductors for capacitor and coil taken out, respectively, to one of the four external side surfaces of said integrated element arbitrarily selected and connected with film like external terminals, respectively.
2. The integrated multiple component according to Claim 1, wherein said at least two layers of the conductor for capacitor with a thin plate like dielectric sandwiched therebetween and said conductor for coil wound around a thin plate like magnetic material have a damper material sandwiched therebetween, the damper material having a shrinkage at about the midpoint value between the shrinkages thereof.

[Brief Description of the Drawings]

Fig. 1 to Fig. 9 show the production steps of an integrated multiple component of the present invention. A plan view is shown

in the left side and a center longitudinal section view is shown in the right side for each respective production step.

Fig. 10 to Fig. 23 show plan views for the production steps that follow the production step of Fig. 9.

Fig. 24 is a plan view of the first production step when many integrated multiple components are produced at the same time.

Fig. 25 is a drawing to show a side-surface structure of a sintered integrated multiple component.

Fig. 26 is a perspective view of the sintered integrated multiple component of Fig. 25.

Fig. 27 is a perspective view of the production set-up whereby external terminals are formed on the integrated multiple components.

Fig. 28 is a perspective view of a completed integrated multiple component of the present invention.

Fig. 29 is an equivalent circuit diagram of the integrated multiple component of Fig. 28.

Fig. 30(a) to Fig. 30(c) are equivalent circuit diagrams for applications of the integrated multiple component of Fig. 28.

#### Key to Reference Numerals

1, 3, 12, 21 and 23	Dielectric
2, 4, 11, 13, 20 and 21	Electrode for Capacitor
5, 10, 14 and 19	Damper Material
6, 8, 15 and 17	Magnetic Material
7, 9, 16 and 18	Conductor for Coil

第7部門 (2)

特許法第64条の規定による補正 (昭和62年2月2日)  
の掲載

公告特許番号

59-24534

昭和54年特許願第109061号(特公昭59-24534号、昭59.6.9発行の特許公報  
7(2)-28〔316〕号掲載)については特許法第64条の規定による補正があつたので下記のとおり  
掲載する。

特許第1341426号

Int. Cl. <sup>4</sup>	識別記号	府内整理番号
H 01 G 4/40	6751-5E	
H 01 F 15/00	2109-5E	
H 05 K 1/16	6736-5F	

記

- 1 「特許請求の範囲」の項を「1 薄板状の印刷誘電体をはさむ少くとも2層のコンデンサ用導体と、薄板状の印刷フェライト磁性体を巻回するコイル用の導体とからなる積層体において、前記コイル用の導体は、約半ターン分の印刷導体パターンを前記印刷フェライト磁性体の各層上に形成し、各導体パターンの端部は前記印刷フェライト磁性体各層の縁部を介して重疊結合されており、前記積層体は一体焼成の導体に取り出され、これらの導体にそれぞれ膜状外部端子が接続されていることを特徴とする積層複合部品。
- 2 薄板状の誘電体をはさむ少くとも2層のコンデンサ用導体と、薄板状の磁性体を巻回するコイル用導体との間に、これら中間の縮率を示すダンパー材を介在させたことを特徴とする第1項記載の積層複合部品。」と補正する。

## ⑫ 特許公報 (B2) 昭59-24534

⑤ Int.Cl.<sup>3</sup>H 01 G 4/40  
H 01 F 15/00  
H 05 K 1/16

識別記号

庁内整理番号

6918-5E  
6843-5E  
6370-5F

⑬⑭ 公告 昭和59年(1984)6月9日

発明の数 1

(全4頁)

1

2

## ④ 構層複合部品

② 特願 昭54-109061

② 出願 昭54(1979)8月29日

⑤ 公開 昭56-33811

⑬ 昭56(1981)4月4日

⑦ 発明者 高谷 稔

東京都中央区日本橋一丁目13番1  
号 東京電気化学工業株式会社内

⑦ 発明者 高橋 哲生

東京都中央区日本橋一丁目13番1  
号 東京電気化学工業株式会社内

⑦ 発明者 池田 次男

東京都中央区日本橋一丁目13番1  
号 東京電気化学工業株式会社内

⑦ 出願人 テイーディーケイ株式会社

東京都中央区日本橋1丁目13番1  
号

⑦ 代理人 弁理士 倉内 基弘 外1名

## ⑨ 特許請求の範囲

1 薄板状の誘電体をはさむ少くとも2層のコンデンサ用導体と、薄板状の磁性体を巻回するコイル用の導体とからなる構層体において、これらのコンデンサ用導体とコイル用導体をそれぞれ該構層体の四面の任意の面に取り出し、これらの導体にそれぞれ外部端子が接続されていることを特徴とする構層複合部品。

2 薄板状の誘電体をはさむ少くとも2層のコンデンサ用導体と、薄板状の磁性体を巻回するコイル用導体との間に、これら中間の縮率を示すダンバー材を介在させたことを特徴とする第1項記載の構層複合部品。

## 発明の詳細な説明

本発明は構層複合部品に関し、特にインダクタとコンデンサとを構成要素とするチップ形構層複合部品に関する。

従来の複合部品はインダクタの寸法が大きくなり、またインダクタの製法がコンデンサの製法と全く異なることから複合化及び小型化が困難であった。コンデンサに関しては構層チップコンデンサ等が知られているように薄形・小型化が進んでいるが、インダクターは導線を磁心に巻くことが必要で小型化のネックとなっていた。

本発明者はこの問題を解決するため特願昭54-22548号等で印刷またはシート方式によるチップ形構層複合部品を提案した。その要点を述べると、薄い絶縁基板上にインダクタ用導体パターン、コンデンサ用電極パターン、誘電体薄膜、磁性体薄膜等を適当な順序で印刷して構層して行き、チップ状の構層体を形成し、焼成し、構層体の縁辺に露出する導体パターンの末端に接続するよう外部端子を構層体の縁辺部に焼付けたものであつた。この方式は複合部品の小型化、大量生産化、コストダウン等の利益を提供するが若干の問題点を有することが分つた。すなわち、構層形複合部品の層を構成する誘電体薄膜と磁性体薄膜との間に焼成時の縮率の違いがあること、及び焼成時の相互反応の問題があることにより、複合部品の割れ、反り、特性の劣化、品質のばらつきが若干見られることである。

本発明はこの問題をそれぞれの導体を構層体の四面より引き出して、小型化構層化をはかるとともに、ダンバー材の使用により解決するものである。

以下図面に関連して本発明を詳しく説明する。なお、本発明で用いる磁性体は磁性酸化物(例フエライト等)の磁性体粉末を適宜のバインダーと共にペースト状にしたものを印刷法で薄板に形成することにより得る。磁性粉末は焼成後に電気絶縁性を有するものを用いることが好ましい。本発明で用いる誘電体は  $TiO_2$ 、 $Ba_3O_4$ 、等のセラミックの粉末を適当なバインダーと共にペースト状にしたものを印刷法で薄板に形成するか、或い

は押出し成形等でシート状に延ばしたものから構成する。本発明で用いる電極外部端子等の導体は Ag-Pd 等の金属粉末を適當なバインダーでペースト状にしたものを印刷法により薄板に形成することにより得る。電極その他の導体で焼成を受けるものは Ag-Pd 等の耐熱性金属粉末を用い、外部端子は Ag 等の導電性金属粉末を用いて形成することが好ましい。本発明で用いるダンバー材はフェライト磁性体と誘電体の中間の焼成縮率を有する例えばガラス、アルミナ、又はフェライトと誘電体の混合焼結体等の粉末をペースト状にしたもので薄板状に印刷するか、或いは押出し成形法でシート状に延ばしたものから構成する。

第1～23図は順に本発明の積層複合部品の積層工程の各段階を示す。第24図は上記工程に従つて多数の積層体を並列的に製造する際の配置図を示し、例えばポリエスチルシート等の基板24を利用してその上に第1図に示す薄板(膜)状誘電体1を多数印刷または重疊し、以下第2～23図の工程を行つて最後に線a, bに沿つて切断して所定の個々の積層体を得るものである。線a, bは仮想線であり、例えば誘電体薄板1は第24図で1枚の板を用いる。しかし、以下の説明では唯1個の積層複合部品について説明する。

第1図を参照するに、先ずポリエスチルフィルム上に誘電体薄板1を印刷(ペーストを直接使用する場合…以下同じ)または重疊(シート形に成形されたものを用いる場合…以下同じ)させる。乾燥後(印刷の場合…以下印刷に言及するときは乾燥工程があるものとする)、第2図のように誘電体1の左辺に一端aが露出するようにしてコンデンサ用電極2を印刷する。第3図の工程に移り、誘電体1と同じ大きさの誘電体3をその上に印刷または重疊させ、第4図のように誘電体3の上辺に一端bが露出するようにしてコンデンサ用の他の電極4を印刷する。次に第5図のように下層の全体を覆う大きさのダンバー材5を印刷または重疊させ、その上に第6図のように電気絶縁性の磁性体6を印刷または重疊させる。磁性体6の上には第7図に示すようにインダクタ用導体7をその一端cが積層体の左辺に露出するようにしてC形に印刷する。次に第8図に示すように磁性体8を導体7の自由端のみが面上に露出されたままになるように積層体の下辺側部分に印刷し、次に第9

図のように下側の導体7と接続し積層体の下辺へ露出する一端dを有するインダクタ用C形導体9を印刷する。第10図の工程へ移り、第2のダンバー材10をこの工程までに形成された積層体の上面全体に印刷または重疊させ、さらにその上に第11図のように積層体の下辺に露出する一端eを有するコンデンサ用電極11を印刷し、その上に第12図のように誘電体12を印刷する。第12図のように積層体の上面全体に誘電体12を印刷し、その上に第13図のように一端fが上辺に露出するようにしてコンデンサ用電極13を印刷し、次に第14図のようにダンバー材14を全面に印刷または重疊し、第15図のように全面に磁性体15を印刷または重疊させる。第16図に示すように、磁性体15の上に一端gが積層体の下辺へ露出するL形のインダクタ用導体16を印刷し、次に第17図のように導体16の自由端が露出するように積層体の下辺側に磁性体17を印刷し、第18図のように下側の導体16に接続するC型のインダクタ用導体18を印刷し、その端部h, iはそれぞれ積層体の下辺及び右辺に露出させる。第19図に示すように、さらにダンバー材19を全面に印刷または重疊させ、その上にコンデンサ用電極20をその一端kが積層体の下辺に露出するように印刷し、次に第21図のように誘電体21を積層体の上面全面に印刷または重疊させ、第22図のように誘電体21の上にコンデンサ用電極22を印刷し、その一端lを積層体の上辺に露出させ、最後に第23図のように誘電体23を印刷または重疊させて積層工程を終る。次で、第24図に関連して述べたように、多数の積層体の間の線a, bに沿つてカッターで切断処理を行つて多数の連つた複合部品を同一寸法の個々の複合部品(半成品)に分離する。

以上の工程で作られた積層複合部品を焼成炉に入れて所定の焼成温度で熱処理すれば全体が一体化したモノリシックな積層複合体の焼成品ができる。第25図は焼成後の積層体の外観図を示し、中央は平面で上下左右は3角図法による側面(四面)を示す。A面には電極2の端部a, 導体7の端部cが露出し、B面には同様に端部b, f, lが露出し、C面には端部iが露出し、D面には端部d, e, g, h, kが露出している。なお端部d, e, gは上下方向(第25図で)に整列し、

h, kは別の個所に上下方向に整列していることに注意されたい。このように、本発明の積層複合部品は積層体の四面より外部端子を取り出す構成となつてるので、複雑な回路をも1チップ内に収めることができる積層複合部品を一層小型化することができる。第26図は焼成された積層体の斜視図である。

次に第27図に示すように、適当な治具27を利用して、これに焼成済の積層体を多数個上下に重ねて保持させる。次に電極と導体の露出端に合わせて適当な導電体を焼付けて第28図に示す外部端子1、口、ハ、ニ、木を形成し、これにより外部回路、例えばプリント回路盤や他の回路素子への接続手段とする。上に述べた実施例は第29図に示す等価回路を有する。

以上のように構成された積層複合部品は製造が一貫して印刷またはこれと重疊の組合せにより実行できるので工程の処理速度が高くできるし、また多数の素子の同時形成が可能である点でも大量生産、能率化、コストダウン等の要因となる。また完成された積層部品は小型であるにも拘らず、L, Cが誘電体、磁性体により増強されて高性能となる。モノリシック構造のために取扱いが容易であり、自動半田付にも適する。また外部端子は辺の四面に形成されているためプリント基板等へ直接半田付けすることができる等の利益が得られる。さらに、本発明ではダンパー材を利用したために各異種層間の干渉がなく、機械的にも電気的にもすぐれた複合部品である。

第30図は本発明の種々の応用回路例を示すもので、これらは第1~28図に関連して述べた手法を修正して容易に構成できる。同図aはトラップ、bはバンドパスフィルタ、及びcはビデオ検波回路を示す。なお第29図のものはデクレイインとしても、あるいはビデオ検波回路の一部としても用いうる。

以上により本発明を説明したが、他にも種々の変形例がありうることは当業者には明らかであろう。

10. 5.

#### 図面の簡単な説明

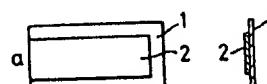
第1図ないし第9図は本発明の積層複合部品の製造工程を示し、左側は平面図、右側は中央垂直断面図、第10図ないし第23図は第9図に続く工程を示す平面図、第24図は多数の積層複合部品を同時併行的に製造する場合の第1段階工程を示す平面図、第25図は焼成された積層複合部品の側面構成を示す説明図、第26図は同斜視図、第27図は外部端子を付設するための工程を示す斜視図、第28図は本発明の完成された積層複合部品の斜視図、第29図は同部品の等価回路図、及び第30図a, b, cは本発明の応用回路図である。

20. 15. 25. 20. 19. 7. 25. 12. 21. 23:誘電体、2, 4, 11, 13, 20, 21:コンデンサ用電極、5, 10, 14, 19:ダンパー材、6, 8, 15, 17:磁性体、7, 9, 16, 18:コイル用導体。

第1図



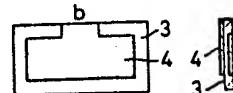
第2図



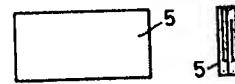
第3図



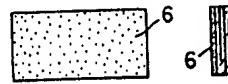
第4図



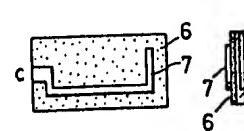
第5図



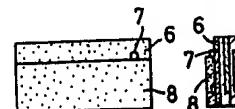
第6図



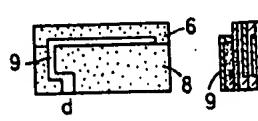
第7図



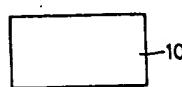
第8図



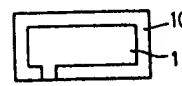
第9図



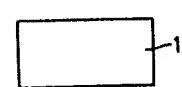
第10図



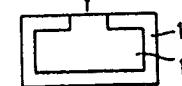
第11図



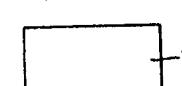
第12図



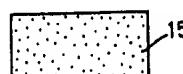
第13図



第14図



第15図



第16図



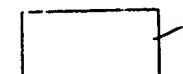
第17図



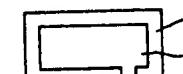
第18図



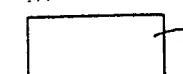
第19図



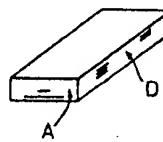
第20図



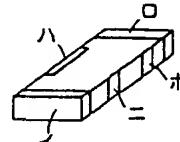
第21図



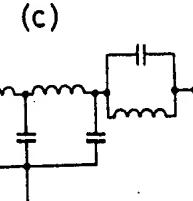
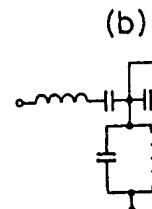
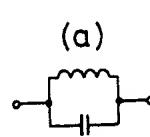
第26図



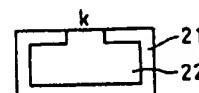
第28図



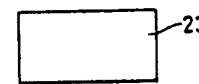
第30図



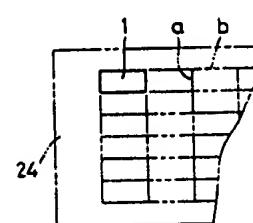
第22図



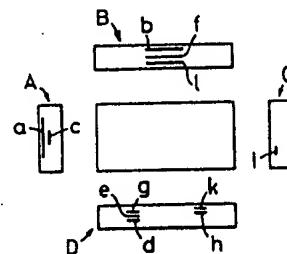
第23図



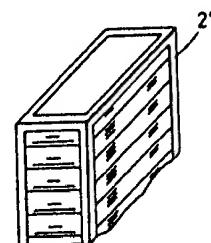
第24図



第25図



第27図



第29図

